

TD 2 — Logique booléenne et circuits électroniques

Lien entre les TD et les TP

Les exercices 3, 4 et 5 serviront de base pour les séances de travaux pratiques (TP) avec Cedar Logic.

Exercice 1 (*, Opérateurs logiques usuels). On considère deux variables booléennes a et b . Compléter la table de vérité suivante :

a	b	$a + b$	$a \cdot b$	$\overline{a + b}$	$\overline{a \cdot b}$	$a \oplus b$
0	0					
0	1					
1	0					
1	1					

Rappeler les noms des opérateurs logiques présents dans ce tableau.

Exercice 2 (*, Propriétés de la logique booléenne). 1) En écrivant les tables de vérité, démontrer les propriétés de distributivité de l'opérateur OU sur l'opérateur ET, puis de l'opérateur ET sur l'opérateur OU.

2) Démontrer de même les règles de Morgan.

3) Soient a et b deux variables booléennes. Montrer que :

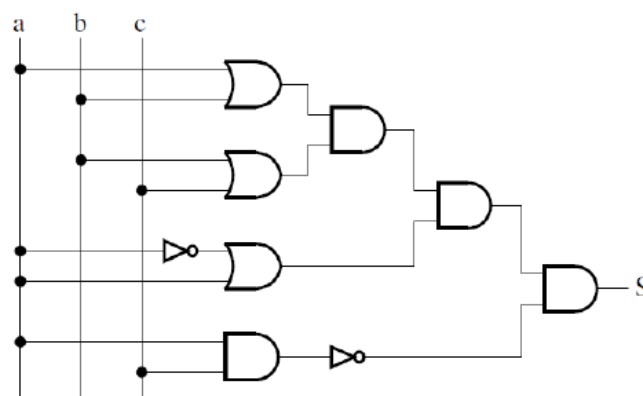
$$a + ab = a \quad (a + b)(a + \overline{b}) = a \quad a + \overline{a}b = a + b \quad \overline{\overline{a + b} \cdot \overline{b + c}} = a + b + c$$

4) Simplifier la formule suivante afin de l'écrire avec le minimum de OU et de ET :

$$\overline{a} \overline{b} \overline{c} \overline{d} + \overline{a} \overline{b} \overline{c} d + \overline{a} \overline{b} c \overline{d} + \overline{a} b \overline{c} \overline{d} + a \overline{b} \overline{c} \overline{d}$$

5) Montrer que la porte NON OU est complète.

Exercice 3 (*). On considère le circuit logique suivant :



- 1) Donner l'expression logique de la sortie S .
- 2) En déduire la table de vérité du circuit.
- 3) Simplifier l'expression obtenue et proposer un circuit correspondant.

Exercice 4 (*). Soient a, b, c, d quatre variables booléennes. On considère les tables de vérité suivantes, où S_1, S_2, S_3, S_4 désignent les sorties d'un circuit logique :

a	b	c	d	S_1	S_2
0	0	0	0	0	1
0	0	1	0	0	1
0	1	0	0	1	0
0	1	1	0	0	1
1	0	0	0	0	1
1	0	1	0	0	1
1	1	0	0	0	1
1	1	1	0	1	0

a	b	c	d	S_3	S_4
0	0	0	0	1	1
0	0	0	1	0	0
0	0	1	0	1	1
0	0	1	1	1	1
0	1	0	0	0	1
0	1	0	1	0	1
0	1	1	0	1	0
0	1	1	1	1	1
1	0	0	0	0	1
1	0	0	1	0	0
1	0	1	0	0	1
1	0	1	1	1	1
1	1	0	0	0	1
1	1	0	1	0	1
1	1	1	0	0	0
1	1	1	1	1	1

- 1) Réaliser les circuits correspondant permettant de réaliser les sorties S_1 et S_2 .
- 2) Utiliser un tableau de Karnaugh pour simplifier au maximum les formules logiques des sorties S_1 et S_2 .
- 3) En déduire les circuits pour S_1 et S_2 .

Exercice 5 (*, Additionneur binaire). Dans cet exercice, on se propose de travailler sur le circuit qui réalise un additionneur binaire, i.e. qui calcule la somme de deux entiers en base 2. On se donne deux entiers a et b , codés en binaire sur n bits, avec :

$$a = \sum_{i=0}^{n-1} a_i 2^i \quad b = \sum_{i=0}^{n-1} b_i 2^i, \quad a_i, b_i \in \{0, 1\}$$

Pour concevoir le circuit, on calcule la somme bit à bit, en prenant en compte l'éventuelle retenue de l'addition précédente.

Plus précisément, pour le bit de poids faible, on construit un circuit qui calcule la somme $a_0 + b_0$. Cette somme s'écrit sur deux bits, donc le circuit aura deux sorties : le chiffre S_0 des unités et l'éventuelle retenue C_0 .

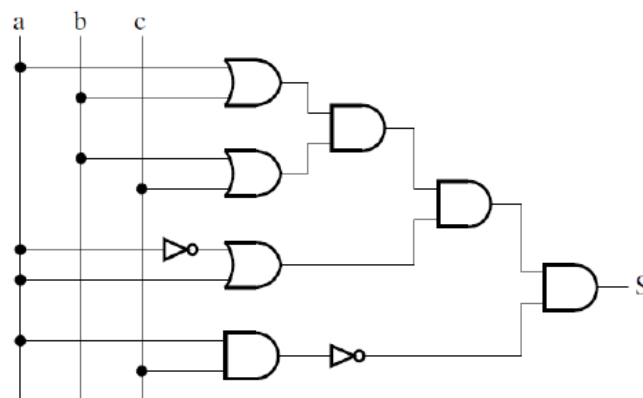
Ensuite, pour tout les bits de poids $i \in \llbracket 1, n-1 \rrbracket$, on construit le circuit à trois entrées qui calcule $a_i + b_i + C_{i-1}$, i.e. la somme des bits de poids i , plus l'éventuelle retenue précédente C_{i-1} . Comme précédemment, la somme $a_i + b_i + C_{i-1}$ s'écrit sur deux bits : le bit de poids faible S_i , et la retenue éventuelle C_i .

- 1) Écrire la table de vérité de l'additionneur 1 bit, i.e. trouver la table de vérité de S_0 et C_0 à partir de a_0 et b_0 .
- 2) Compléter la table de vérité de l'opérateur bit à bit $a_i + b_i$, où $i \in \llbracket 1, n \rrbracket$:

a_i	b_i	C_{i-1}	S_i	C_i
0	0	0		
0	0	1		
0	1	0		
0	1	1		
1	0	0		
1	0	1		
1	1	0		
1	1	1		

- 3) En déduire les fonctions logiques de S_i et C_i .
- 4) Proposer un circuit pour l'additionneur 1 bit avec ses trois entrées et ses deux sorties.

Exercice 6 (Circuit mystère). On considère le circuit suivant :



- 1) Donner l'expression booléenne de S en utilisant les opérateurs NON, ET et OU.
- 2) Établir la table de vérité de ce circuit et la fonction logique f associée.
- 3) Simplifier la fonction f .
- 4) On autorise maintenant les portes XOR (OU exclusif), NON ET et NON OU. Réaliser un circuit équivalent utilisant maximum six portes.

- 5) Est-ce le minimum de portes nécessaires pour réaliser f ?
- 6) Que fait ce circuit ?